1. В структуре IA-32 можно выделить шесть основных блоков, работающих параллельно: -блок интерфейса с магистралью( содержит драйвер адреса, схемы управления размером адреса и конвейером, мультиплексор, приемопередатчики и др. Этот блок обеспечивает интерфейс между МП и его окружением.)

-блок предварительной выборки команд(когда блок интерфейса с магистралью не занимает цикла магистрали для исполнения команды, блок предвыборки команд использует его для последовательной выборки из памяти байтов команд. Эти команды хранятся в 16-байтовой очереди команд в ожидании обработки блоком декодирования команд)

-блок декодирования команд(преобразует байты команды из этой очереди в микрокод. Декодированные команды в ожидании обработки исполнительным блоком хранятся в очереди команд, работающей по принципу FIFO (First In First Out))

-исполнительный блок(в него встроены регистры общего назначения (РОН), которые используются для таких операций, как двоичное сложение или вычисление и модификация адресов. Исполнительный блок содержит восемь 32-разрядных РОНов, применяемых как для вычисления адресов, так и для операций с данными. Этот блок содержит также 64-разрядный регистр, необходимый для ускорения операций сдвига, циклического сдвига, умножения и деления)

-блок управления сегментами(преобразует логические адреса в линейные по запросу исполнительного блока. Для ускорения этого преобразования текущие дескрипторы сегментов помещаются во встроенную кэш-память. Во время трансляции адресов блок управления сегментами проверяет, нет ли нарушения сегментации. Эти проверки выполняются отдельно от проверок нарушений статической сегментации, осуществляемых механизмом проверки защиты. Блок сегментации обеспечивает четыре уровня защиты (от 0 до 3) с целью изоляции и защиты друг от друга прикладных программ и операционной системы)

-блок страничной трансляции(позволяет прозрачно управлять пространством физических адресов независимо от управления сегментами. Каждый сегмент отображается в пространство линейных адресов, которое, в свою очередь, отображается в одну или несколько страниц объемом 4 Кб. Для реализации эффективной системы виртуальной памяти Intel-386 полностью поддерживает способность рестарта (повторного запуска) в случае отказа во всех страницах и сегментах)

2. Программную модель IA-32 составляют:

-восемь регистров общего назначения

-шесть регистров сегментов

-указатель команд

-регистр системных флагов

-регистры системных адресов

-четыре регистра управления

-шесть регистров отладки

3. Регистры управления сегментированной памятью: CS,,SS,DS, ES, FS и GS .

4. Процессоры IA-32 могут работать в четырёх режимах: режиме реальных адресов, защищённом режиме, режиме виртуального процессора 8086 и режиме системного управления.

5. Команду процессора IA-32 составляют следующие поля:

-префикс

-КОП

-Mod R/M

-SIB

-смещение

-непосредственный операнд

6. Типы префиксов: командные префиксы(REP, REPE/REPZ, REPNE/REPNZ), префикс блокировки шины(LOCK),префиксы размера, префиксы замены сегмента.